



Um Detector de Fase Quasi-Linear para Sistemas PLL Utilizando Álgebra Deformada

Marconi Oliveira de Almeida², José Mário Araújo¹

¹Doutor do Departamento de Tecnologia em Eletro-Eletrônica – IFBA. e-mail: jomario@ifba.edu.br

²Bolsista da FAPESB, graduando do Curso de Engenharia Elétrica Industrial – IFBA. moliveiraalmeida1986@gmail.com

Resumo: Sistemas PLL – *Phase-Locked Loop* são largamente utilizados em sistemas de comunicação e de controle devido à sua capacidade de rastrear a fase sinais senoidais com uma estrutura relativamente simples. O bloco de estimação de erro de fase, conhecido de detector de fase (PD) utiliza em muitas aplicações um bloco multiplicador. Esta estrutura é conhecida como detector senoidal, sua derivação a partir da análise estocástica é demonstrada pela maximização da verossimilhança. O detector senoidal é aproximadamente linear para erros de fase de pequena magnitude, entretanto, esta característica não pode mais ser considerada para erros de grande amplitude, o que degrada o desempenho do sistema PLL, por exemplo, na presença de uma frequência de referência tipo rampa. Este artigo apresenta uma nova estrutura para o detector de fase utilizando uma generalização da operação de multiplicação denominada q -produto. Tal generalização, inspirada funções deformadas a partir da mecânica estatística não extensiva, mostra-se capaz de fornecer uma relação entrada-saída para o PD quasi-linear, conferindo desta forma maior robustez ao estado *locked* para referências de frequência em rampa. Os resultados obtidos deixam claro o mérito da proposta, e abrem a possibilidade da implementação experimental em sistemas PLL digitais.

Palavras-Chave: Sistemas PLL, detector de fase, linearidade, q -produto

1. INTRODUÇÃO

O estudo das ideias e técnicas fundamentais para os sistema de comunicação é de extrema importância no mundo globalizado o qual necessita cada vez mais nas relações comerciais a troca de informações que sejam rápidas, seguras e controláveis, os sistemas PLL, *Phased Locked Loop*, são concebidos de forma a oferecer a tecnologia necessária para essa demanda de mercado. O PLL proporciona um sistema de controle-servo capazes de dar versatilidade aos sistemas de informação através da sincronização da interação entre a fase de saída e entrada do próprio sistema de realimentação. Uma vasta literatura sobre sistemas PLL, a exemplo de Cheema et. al (2010); Bianchini (2005); Best (1999); Stephens (2002); Young (2006); e Kudrewicz e Wasowic (2007), apresenta-o em aplicações variadas à geração, recuperação e distribuição de sinais cronometrados para tremulação e redução de ruído. O PLL então pode ser aplicado a dispositivos que funcionam a base da transmissão formatada analógica ou digital os quais requerem o uso de técnicas de modulação e demodulação que sejam capazes de amenizar os efeitos indesejados na informação final, oriundos de processos de interferência existente no próprio meio (Sklar, 2005).

Em geral, os PLL's possuem três componentes básicos, saber: o detector de fase, o filtro de loop e VCO – oscilador controlado por tensão. O diagrama de blocos da figura 1 mostra simplificada o esquema de um PLL. Neste trabalho, serão abordados os PLLs lineares – LPLLs, que são caracterizados pela utilização de multiplicador de quatro quadrantes atuando como um detector de fase (PD). O esquema é apresentado na figura 2.

Abramovitch (2011) afirma que apesar do PD e do VCO proporcionarem estabilidade em malha fechada, a análise teórica do sistema acaba tornando-se difícil por se tratar de um sistema não linear devido a estes dispositivos não lineares, assim um pesquisador precisa de métodos numéricos, gráficos ou de aproximação linear para avaliação desses sistemas.

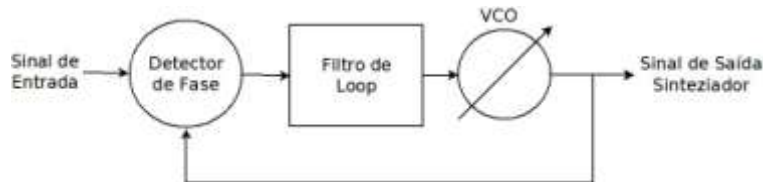


Figura 1 - Diagrama de blocos de um PLL clássico, nomeando em cada bloco a identificação do componente elétrico responsável pela operação.



Figura 2 - Diagrama de blocos de um PLL linear, observa-se que este diagrama é mais específico do que o mostrado na figura 1, pois especifica quais são os componentes.

A recorrência de métodos não analíticos aumentam a complexidade do projeto de um LPLL, pois precisa-se cuidadosamente avaliar as suas especificações para atingir-se as soluções de compromisso que possam oferecer o mínimo de risco oriundos dos erros considerados nos métodos. O que se busca neste artigo é introduzir um novo tipo de detector de fase para os sistemas PLL, o qual possa dar novos horizontes à abordagem moderna da engenharia de controle, seja no domínio do tempo ou frequência. Este dispositivo é chamado de q -detector, cujo princípio de funcionamento é regular o sistema através de uma operação chamada q -produto, presente na álgebra q -deformada e empregada na mecânica estatística não extensiva de sistemas caóticos (Pessoa e Borges, 2011).

2. PRELIMINARES

Para obter as comparações entre o LPLL e o q -LPLL, o modelo seguinte visto em Best (1999) do diagrama de blocos para a simulação da fase na aproximação linear foi adotado, considerando uma entrada senoidal e cuja função de transferência do VCO comporta-se como um integrador:

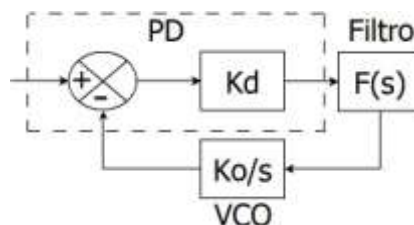


Figura 3 - Diagrama de blocos de um PLL linear, identificando as operações de cada bloco no domínio da frequência.



Pode-se checar que K_d e K_o são os ganhos do PD e VCO respectivamente, e $F(s)$ é a função de transferência do filtro, neste artigo usa-se o filtro "active PI lag-filter" o qual a função de transferência:

$$F(s) = \frac{1 + s\tau_2}{s\tau_1}$$

A função de transferência de erro de fase entre a diferença de fase do PD e o sinal de entrada em altas frequências cuja condição é $K_o K_d \gg \omega_n$ pode ser aproximada como (Best, 1999):

$$H_e(s) \approx \frac{s^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}, \quad \omega_n = \frac{K_o K_d}{\tau_1}, \quad \zeta = \frac{\omega_n \tau_2}{2}$$

3. Resultados e Discussão

A. Detector de Fase com q -Produto

O operador q -produto é dado por (Pêsoa e Borges, 2011):

$$x \otimes_q y = \text{sign}(x) \text{sign}(y) [|x|^{1-q} + |y|^{1-q} - 1]_+^{\frac{1}{1-q}}$$

Tanto no caso do q -detector como no do detector ordinário, são multiplicados os sinais senoidais elétricos $x(t) = \text{sen}(\omega_o t + \theta_x)$, oriundo de uma fonte externa, e $y(t) = \text{cos}(\omega_o t + \theta_y)$ oriunda do VCO. O símbolo A_+ é o mesmo que $\max(A, 0)$. Um detalhe interessante em relação a esta definição é que para $q = 1$, o q -produto transforma-se no produto ordinário $x \cdot y$, assim explicitamente tomando o mesmo princípio básico de funcionamento de um PD multiplicativo clássico. Uma pequena alteração feita para melhor robustez numérica consiste em adicionar um termo infinitesimal ϵ equivalente a precisão de máquina do programa para que problemas de divergência não apareçam em simulação.

Para demonstrar a natureza quasi-linear do q -detector, o parâmetro de análise é o valor médio da saída do PD, denotado por φ $\theta_e = x \otimes_q y$, em que $\theta_e = \theta_x - \theta_y$. A fim de investigar o impacto do valor de q , criou-se um rotina para estimar qual valor do parâmetro q entre 1 a 200, em espaçamento de uma unidade, faria com que a curva do valor médio tornar-se-ia melhor linearizada, conforme o diagrama da figura.

Para checar o ajuste de cada valor de q teve-se que primeiro construir um laço capaz de determinar os valores médios do q -produto num intervalo de $-\pi/2$ a $\pi/2$ radianos com espaçamento de 0,01 radianos, para isso usou-se integração numérica composta pela regra dos trapézios por 10000 iterações (Burden, 2005). Os resultados são mostrados na tabela 1, e na figura 5 são plotados os gráficos de φ vs θ_e . A operação posterior é calcular o coeficiente de correlação ao quadrado e a estimativa da variância residual, ou mais conhecido como erro quadrático médio, a partir do conjunto de pontos obtidos e finalizar o laço quando for estabelecido o valor correlação superior a 0,999.

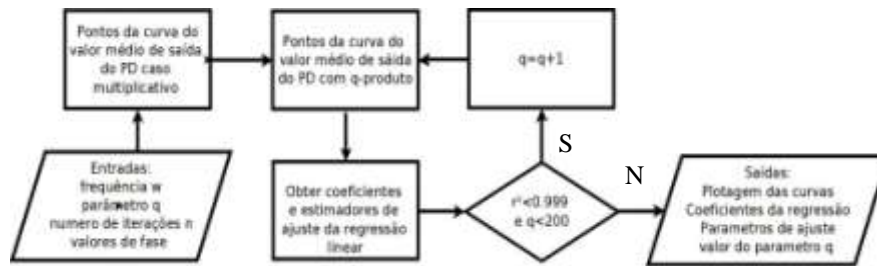


Figura 4 -Fluxograma de obtenção da melhor regressão linear; os blocos explicam resumidamente a sequência lógica de operação.

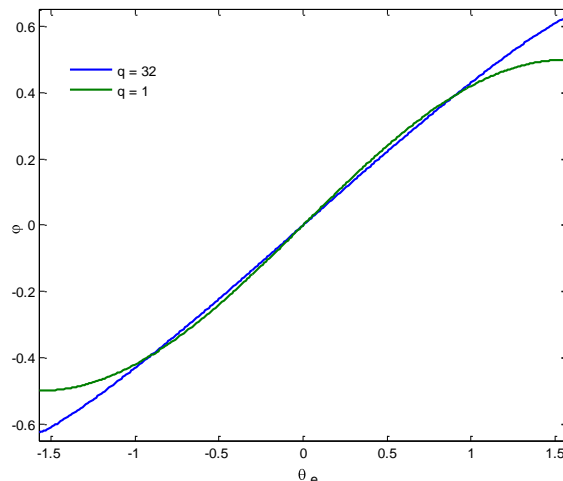


Figura 5 – Característica de transferência entre o valor médio da saída do detector de fase em função do erro de fase.

B. Exemplo Numérico

Para verificar desempenho do q -detector em sistemas PLL, os seguintes parâmetros foram utilizados na simulação:

$$f_0 = 1000\text{Hz}, \quad \omega_n = 14,5 \text{ rad} \cdot \text{s}^{-1}, \quad K_d = 0,5 \text{ rad} \cdot \text{V}^{-1}, \quad K_o = 260 \text{ rad} \cdot \text{s}^{-1} \cdot \text{V}^{-1}$$

Os parâmetros acima resultam, através de álgebra simples nos parâmetros a seguir:

$$\tau_1 = 0,1951 \cdot \text{s}^{-1} \quad \tau_2 = 0,5945 \cdot \text{s}^{-1} \quad \Delta\omega_{m\acute{a}x} = 210,25 \text{ rad} \cdot \text{s}^{-1}$$

A máxima taxa de variação obtida anteriormente leva em consideração que o valor médio da saída do detector de fase para um produto ordinário é dada por $\varphi_{\theta_e} = \frac{1}{2} \text{sen } \theta_e$, o que resulta em $\text{sen } \theta_e \infty = 1$; para o q -detector com $q = 32$, conforme a tabela 1, tem-se:

$$2\varphi_{\theta_e \infty} = \frac{\Delta\omega_{q\acute{m}a\acute{x}}}{\omega_n^2} \Rightarrow \Delta\omega_{q\acute{m}a\acute{x}} = 262,8 \text{ rad} \cdot \text{s}^{-1}$$



Logo, é possível perceber o acréscimo no valor máximo da taxa de variação de uma referência em rampa, em torno de 24,85%. Este resultado deixa evidente uma maior robustez do estado *locked* para o PLL com detector de fase quase-linear utilizando $q = 32$.

Tabela 1: Valores selecionados dos parâmetros da regressão linear pelo método dos mínimos quadrados realizados pelo programa em Scilab, para diferentes valores de do parâmetro q , observa-se os estimativa do coeficiente angular (a), coeficiente linear (b), coeficiente de correlação (r^2) e variância residual (s^2) cujo papel é estimar o erro quadrático médio (Walpole et al, 2005) .

q	a	b	r^2	s^2
5	0,410160	0,000963	0,997219	0,000427
10	0,416439	0,000803	0,998399	0,000253
15	0,418595	0,000728	0,998718	0,000205
20	0,419634	0,000682	0,998858	0,000183
25	0,420317	0,000645	0,998947	0,000169
30	0,420666	0,000622	0,998991	0,000162
31	0,420721	0,000618	0,998998	0,000161
32	0,420772	0,000614	0,999005	0,000160

$\varphi(\theta_e) = 0,420772\theta_e + 0,000614 \quad r^2 = 0,999005 \quad s^2 = 0,000160 \quad q = 32$

Outra importante característica de sistemas PLL ideais, ou seja, lineares em toda faixa de operação, é a robustez ao fenômeno conhecido como escorregamento de ciclos, observados quando a fase do sinal de referência está sujeita a contaminação por ruído de elevado conteúdo espectral (Eynanrd and Laot, 2008). Desta forma, o q -detector quasi-linear é um candidato natural à implementações em sistemas reais, onde a presença de ruído é muitas vezes inevitável.

4. COMENTÁRIOS CONCLUSIVOS

Uma nova estrutura para o bloco detector de fase foi introduzida neste trabalho. Tal estrutura utiliza álgebra q -deformada, pela generalização do produto ordinário inspirado na mecânica estatística não extensiva. O detector de fase proposto exibe um comportamento quasi-linear, o que torna possível estender a análise para pequenos erros de fase, baseada na teoria de sistemas dinâmicos lineares, para praticamente todo o range $-\frac{\pi}{2} \leq \theta_e \leq \frac{\pi}{2}$. Com esta extensão de faixa, observa-se também o aumento da robustez do sistema PLL sujeito a uma referência de frequência do tipo rampa. Trabalhos futuros previstos, como desdobramento do presente artigo, são a simulação do PLL com o q -detector sob diversas condições de referências de fase e frequência, bem como o desempenho na presença de ruído na fase do sinal de entrada.

REFERÊNCIAS

- Abramovitch, Daniel. **Phase-Locked Loops: A Control Centric Tutorial**. Disponível no link: http://dabramovitch.com/pubs/pll_tutorial.pdf. Acessado em 10/1/2011.
- Best, Roland E. **Phased-Locked Loops: Design, Simulation, and Applications**. 4th. Estados Unidos da America: McGraw-Hill, 1999. Cap.2, p.1-46.
- Bianchi, Giovanni. **Phased-Locked Loop Synthesizer Simulation**. Estados Unidos da America: McGraw-Hill 2005. Cap.1, p.1-3.



Borges E. P.; Pessoa, R. W. Generalising the logistic map through the q-product. **Journal of Physics: Conference Series** **285**, 2011. Disponível em: < VER O LINK >. Acessado em:

Burden, Richard L.; Faires, J. Douglas. **Análise Numérica: Tradução da 8ª edição norte-americana**. Tradução de Helena Maria Ávila de Castro. São Paulo: Cengage Learning, 2008. Cap.4, p.192-195.

Cheema, Hammad M.; Mahmoudi, Reza.; van Roermund, Arthur H.M. **60-GHz CMOS Phase-Locked Loops**. [S.I]: Springer Science+Business Media B.V, 2010. Cap.2, p.11.

Eynard, G. and Laot, C., **Extended linear phase detector of a software PLL**, 3rd International Symposium on Communications, Control, and Signal Processing, ISCCSP 2008, pp. 62-67, 2008.

Kudrewicz, Jacek.; Wasowicz, Stefan. **Equations of Phase-Locked Loops: Dynamics on Circle, Torus and Cylinder**. Estados Unidos da America: World Scientific Publishing Company, 2007. Cap.1, p.1-2.

Skalar, Bernard. **Digital Communications: Fundamentals and Applications**. Estados Unidos da America: Prentice Hall PTR, 2005. p. 2-4, 56, 105-106, 168-169, 521-522, 599-601.

Walpole, Ronald E. et al. **Probabilidade e Estatística**. 8ª Edição. Tradução de: Vianna, Luciane F. P. São Paulo: Pearson Prentice Hall, 2009. Cap.11, p.247-255.

Stephens, Donald R. **Phased-Locked Loops for wireless communications: Digital, Analog and Optical Implementations**. Second Edition. Estados Unidos da America: Springer, 2002. Cap.2 p.1-2.

Young, Paul H. **Técnicas de Comunicação Eletrônica**. 5ª edição. Tradução de: Amazonas, José Roberto.; Costa, Roberto Cataldo. São Paulo: Pearson Prentice Hall, 2006, paginas 273-277.